



ГОСУДАРСТВЕННЫЙ КОМИТЕТ  
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ  
ПРИ ГНТ СССР

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ

## К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(21) 4271770/24-09  
(22) 30.06.87  
(46) 07.09.89. Бюл. № 33  
(72) А.Ю.Данилов, А.А.Соловьев,  
В.В.Миллер и В.А.Алексеев  
(53) 621.397 (088.8)  
(56) Авторское свидетельство СССР  
№ 1016850, кл. Н 04 N 7/01, 1983.

(54) ПРЕОБРАЗОВАТЕЛЬ ТЕЛЕВИЗИОННЫХ  
СТАНДАРТОВ

(57) Изобретение относится к телеви-  
дению. Цель изобретения - расширение  
рабочего диапазона частот входной и  
выходной разверток преобразуемых те-  
левизионных сигналов за счет устра-  
нения зависимости верхней границы ра-  
бочего диапазона входной развертки  
от мгновенной частоты выходной раз-  
вертки. Для достижения цели в преоб-  
разователь введены дополнительный  
коммутатор, три триггера импульсов,  
формирователь сигнала приоритета, два  
блока постоянной памяти. Преобразо-  
ватель выполняет следующие функции:  
преобразование телевизионного стан-

дарт, под которым понимается преоб-  
разование двух параметров телевизион-  
ного кадра-способа развертки и частоты  
кадров; ввод дополнительной инфор-  
мации в выходной видеосигнал; вывод  
дополнительной информации из входно-  
го видеосигнала. Преобразователь поз-  
воляет сократить затраты на разработ-  
ку нестандартных телевизионных сис-  
тем путем использования в них узлов  
стандартных телевизионных систем,  
подключаемых через этот преобразова-  
тель; сократить затраты на разработ-  
ку телевизионных систем путем совме-  
щения функций преобразования пара-  
метров ТВ-кадра и функций ввода-вы-  
вода дополнительной информации, со-  
кратить полосу канала, требуемую для  
передачи ТВ-сигнала; улучшить ка-  
чество субъективного восприятия  
изображения после выделения дополни-  
тельной информации из строки активной  
части кадра путем восстановления в  
этой строке видеoinформации из одно-  
именной строки предыдущего кадра.  
2 з.п.ф-лы, 11 ил.

Изобретение относится к области  
телевидения и может быть применено  
для повышения частоты кадров в мало-  
кадровых ТВ-системах, для понижения  
частоты кадров в системах передачи  
видеосигнала по узкополосным каналам  
связи, для преобразования способа  
развертки ТВ-кадра при сопряжении пе-  
редающей и приемной ТВ-систем, рабо-

тающих с разными способами разверт-  
ки ТВ-кадра, для построения систем  
ввода дополнительной информации в ви-  
деосигнал и вывода ее из видеосигнала,  
для построения приемной ТВ-системы,  
отображающей видеoinформацию, полу-  
ченную от нескольких источников изоб-  
ражений, для формирования спецэффек-  
тов, для построения устройств вво-

Best Available Copy

su (11) 1506591 A 1

да-вывода изображений ЭВМ в системах цифровой обработки изображений, для коммутации сигналов.

Целью изобретения является увеличение рабочего диапазона частот входной и выходной разверток, преобразуемых телевизионных сигналов за счет устранения зависимости верхней границы рабочего диапазона входной развертки от мгновенной частоты выходной развертки.

На фиг. 1 приведена структурная электрическая схема преобразователя телевизионных стандартов; на фиг. 2 - структурная электрическая схема блока управления; на фиг. 3 - структурная электрическая схема формирователя сигналов приоритета; на фиг. 4 - временная диаграмма работы блока управления; на фиг. 5 - временная диаграмма процессов записи входного видеосигнала и считывания выходного видеосигнала; на фиг. 6 - функциональная электрическая схема модуля дополнительного коммутатора; на фиг. 7 - функциональная электрическая схема модуля блока памяти (узла памяти); на фиг. 8 - функциональная электрическая схема модуля выходного регистра; на фиг. 9 - функциональная электрическая схема коммутатора адресов; на фиг. 10 - функциональная электрическая схема блока постоянной памяти; на фиг. 11 - функциональная электрическая схема модуля блока постоянной памяти.

Преобразователь телевизионных стандартов содержит аналого-цифровой преобразователь (АЦП) 1, входной регистр 2, входной буферный регистр 3, дополнительный коммутатор 4, блок 5 памяти, состоящий из регистра 6 перезаписи, узла 7 памяти, выходного буферного регистра 8 и выходного регистра 9, цифроаналоговый преобразователь (ЦАП) 10, первый 11, второй 12, третий 13 и четвертый 14 счетчики, коммутатор 15 адресов, блок 16 управления, первый 17, второй 18, третий 19 и четвертый 20 триггеры, генератор 21 импульсов, формирователь 22 сигналов приоритета, первый 23 и второй 24 блоки постоянной памяти, блок 25 сравнения, пятый триггер 26 и пятый счетчик 27.

Блок 16 управления содержит первую и вторую линии 28 и 29 задержки и три идущих мультивибратора 30-32.

Формирователь 22 сигналов приоритета содержит три триггера 33-35, блок 36 постоянной памяти и четыре элемента И 37-40.

Преобразователь телевизионных стандартов выполняет следующие функции: преобразование телевизионного стандарта, под которым понимается преобразование двух параметров телевизионного кадра-способа развертки и частоты кадров; ввод дополнительной информации в выходной видеосигнал; вывод дополнительной информации из входного видеосигнала.

Функция преобразования типа развертки реализуется в результате выполнения двух процессов: запись входного видеосигнала в блок 5 памяти, причем последовательность адресов записи соответствует способу развертки входного видеосигнала и записана в первом блоке 23 постоянной памяти, считывание выходного видеосигнала из блока 5 памяти, причем последовательность адресов считывания соответствует способу развертки выходного видеосигнала и записана во втором блоке 24 постоянной памяти.

Алгоритм формирования последовательности адресов записи определяется способом развертки входного видеосигнала, а алгоритм формирования последовательности адресов считывания - способом развертки выходного видеосигнала.

Каждому конкретному преобразованию способа развертки соответствуют строго определенные алгоритмы формирования последовательностей адресов записи и считывания. Путем подбора соответствующих последовательностей адресов записи и считывания в блоки 23 и 24 постоянной памяти возможно введение любого способа преобразования разверток из широкого класса возможных преобразований без изменения информации, записанной в этих блоках. За счет введения определенных последовательностей адресов записи и считывания возможно также отображение в одном телевизионном кадре нескольких изображений или фрагментов, полученных от нескольких источников. Преобразование частоты развертки достигается за счет изменения частоты считывания выходного видеосигнала по сравнению с частотой записи входного видеосигнала.

Функция ввода дополнительной информации в выходной видеосигнал реализуется в результате выполнения двух процессов: занесения дополнительной информации в узел 7 памяти из внешнего устройства в режиме прямого доступа, введение занесенной дополнительной информации в заданную строку выходного видеосигнала.

Функция вывода дополнительной информации из входного видеосигнала реализуется в результате выполнения двух процессов: выделения дополнительной информации из входного видеосигнала и записи ее в узел 7 памяти, вывода выделенной дополнительной информации из узла 7 памяти во внешнее устройство в режиме прямого доступа.

Для выполнения указанных функций в преобразователе телевизионного стандарта организована работа узла 7 памяти в четырех режимах для соответствующих процессов: режим записи входного видеосигнала; режим считывания выходного видеосигнала; режим прямого доступа по записи и режим прямого доступа по считыванию.

Общее адресное пространство узла 7 памяти разбито на два непересекающихся адресных пространства: адресное пространство телевизионного кадра, в котором записывается входной видеосигнал и считывается выходной видеосигнал, причем объем этого адресного пространства должен быть достаточным для хранения полного телевизионного кадра; адресное пространство для хранения дополнительной информации, вводимой в видеосигнал и выводимой из видеосигнала, причем объем этого адресного пространства должен быть достаточным для хранения дополнительной информации.

Введение дополнительной информации в выходной видеосигнал осуществляется в режиме считывания выходного видеосигнала путем переключения процесса считывания из адресного пространства телевизионного кадра в адресное пространство дополнительной информации на промежуток времени, требуемый для передачи дополнительной информации.

Выделение дополнительной информации из входного видеосигнала осуществляется в режиме записи входного видеосигнала путем переключения процес-

са записи из адресного пространства телевизионного кадра в адресное пространство дополнительной информации по признаку, показывающему наличие дополнительной информации во входном видеосигнале.

Преобразователь телевизионных стандартов работает следующим образом.

Генератор 21 импульсов генерирует импульсы с периодом, равным минимально возможному времени цикла узла 7 памяти, которые поступают на вход блока 16 управления. Сигнал, поступающий на вход блока 16 управления (фиг. 2), проходит на входы первой и второй линий 28 и 29 задержки и первого, второго и третьего ждущих мультивибраторов 30-32, которые выполняют функцию формирователей сигналов управления и выдают на своих выходах сигналы управления, а именно: на втором выходе блока 16 управления формируется сигнал начала цикла, в качестве которого служит сигнал, поступивший на вход блока 16 управления (фиг. 4а); на третьем выходе блока 16 управления формируется тактовый импульс конца обращения (фиг. 4д); на четвертом выходе блока 16 формируется тактовый импульс начала обращения (фиг. 4б); на первом выходе блока 16 управления формируется сигнал смены разрядов адреса (фиг. 4е), в соответствии с которым коммутатор 15 адресов подает на свой выход последовательно восемь старших и восемь младших разрядов избранного адреса, при этом верхний уровень сигнала соответствует старшим разрядам адреса, а низкий уровень - младшим.

Второй и третий ждущие мультивибраторы 31 и 32, выходы которых составляют групповой выход блока 16 управления, формируют сигналы синхронизации для узла 7 памяти (фиг. 4в, г), которые выполняют функцию сигналов стробирования старших и младших разрядов адреса. К узлу 7 памяти могут обращаться в трех случаях: в процессе записи входного видеосигнала, в процессе считывания выходного видеосигнала и в процессе прямого доступа от внешнего устройства. Поскольку в любом цикле обращения к узлу 7 памяти возможно выполнение только одного процесса, для избежания потерь инфор-

мации и разрешения конфликтов между процессами в случае одновременного обращения к узлу 7 памяти вводится приоритетное обслуживание процессов, которое реализуется формирователем 22 сигналов приоритета. Каждый из трех случаев выставляет соответствующее требование на обслуживание. Выбор процесса записи входного видеосигнала происходит в момент перезаписи отсчетов входного видеосигнала из входного регистра 2 во входной буферный регистр 3. Это требование фиксируется сигналом с выхода первого счетчика 11 на триггере 17. Высокий уровень сигнала на выходе триггера 17 соответствует наличию требования записи входного видеосигнала. Выбор процесса считывания выходного видеосигнала происходит в момент перезаписи отсчетов выходного видеосигнала из выходного буферного регистра 8 в выходной регистр 9. Это требование фиксируется сигналом с выхода третьего счетчика 13 на триггере 18. Высокий уровень сигнала на выходе триггера 18 соответствует наличию требования считывания выходного видеосигнала. Выбор процесса прямого доступа (ТРБ ПД) в узел 7 памяти от внешнего устройства происходит в момент обращения внешнего устройства для записи или считывания дополнительной информации. Это требование фиксируется сигналом, поступающим с седьмого внешнего входа, на триггере 19. Высокий уровень сигнала на выходе триггера 19 соответствует наличию требования прямого доступа к узлу 7 памяти от внешнего устройства. Режимы прямого доступа для записи или считывания определяются сигналом, поступающим на четвертый вход формирователя 22 сигналов приоритета с шестого внешнего входа.

Приоритеты распределяются следующим образом: первый, наивысший, приоритет — у процесса считывания выходного видеосигнала; второй приоритет — у процесса записи входного видеосигнала; третий, самый низкий, приоритет — у процесса прямого доступа.

В начале каждого цикла обращения к узлу 7 памяти и формирователь 22 сигналов приоритета анализирует поступление к этому моменту уровня сигнала на выходах триггеров 17-19 и

выбирает процесс, соответствующий самому высокому уровню, устанавливает на своих выходах управляющие сигналы, задающие режим работы для обслуживания этого процесса в данном цикле обращения, и после завершения данного цикла обращения сбрасывает выполненное требование путем перевода соответствующего триггера в нулевое состояние. В начале следующего цикла обращения снова анализируются виды требований, как оставшиеся не обслуженными в предыдущем цикле, так и новые, поступившие в течение предыдущего цикла, и работа формирователя 22 сигналов приоритета повторяется.

Анализ поступивших видов требования и установка управляющих сигналов осуществляются следующим образом.

Выходы триггеров 17-19 через пятый, седьмой и шестой входы формирователя 22 сигналов приоритета соединены с D-входами триггеров 33-35 соответственно. Первый вход формирователя 22 соединен с синхровходами этих же триггеров (фиг. 3). В начале цикла обращения к узлу 7 памяти сигналом начала цикла (фиг. 4а) производится перезапись состояний триггеров 17-19 в триггеры 33-35 соответственно. Выходы триггеров 33-35 соединены с первым, вторым и третьим входами блока 36 постоянной памяти, на четвертый вход которого через четвертый вход формирователя 22 сигналов приоритета подается сигнал с шестого внешнего входа. Блок 36 постоянной памяти предназначен для реализации управляющих выходных сигналов формирователя 22 сигналов приоритета как логических функций от сигналов требований процессов и сигналов записи/считывания (Зп/Сч) с шестого внешнего входа. Эти функции для каждой возможной комбинации входных сигналов на входах блока 36 постоянной памяти устанавливают управляющие выходные сигналы для процесса, чье требование в данной комбинации имеет самый высокий приоритет.

Первый, второй и третий входы блока 36 постоянной памяти предназначены для подачи сигналов требований: записи, считывания и прямого доступа. Единица соответствует наличию требования, нуль — отсутствию требования. Нуль (низкий уровень сигнала) на чет-

вертом входе блока 36 постоянной памяти означает режим прямого доступа для записи, единица (высокий уровень сигнала) — режим прямого доступа для считывания.

Пятый и шестой выходы блока 36 постоянной памяти являются третьим и четвертым выходами формирователя 22 сигналов приоритета, уровни сигналов на этих выходах задают режимы работы узла 7 памяти, коммутатора 15 адресов и дополнительного коммутатора 4. На второй вход первого элемента И 37 поступает тактовый импульс начала обращения через третий вход формирователя 22 сигналов приоритета с четвертого выхода блока 16 управления. На вторые входы элементов И 38–40 поступает тактовый импульс конца обращения через второй вход формирователя 22 сигналов приоритета с третьего выхода блока 16 управления. Выходы элементов И 37–40 предназначены для подачи импульсных сигналов в зависимости от заданного режима работы.

В процессе записи входного видеосигнала кадровый синхроимпульс (фиг. 5а) поступает от генератора входной развертки с третьего внешнего входа на синхровходы первого и второго счетчиков 11 и 12 и устанавливает их в нулевое состояние. В момент окончания кадрового синхроимпульса и начала активной части кадра первый 11 и второй 12 счетчики освобождаются, и первый счетчик начинает считать по модулю восемь синхроимпульсы (СИ) отсчетов активной части кадра (фиг. 5б), поступающие на его тактовый вход с второго внешнего входа. Одновременно эти же СИ отсчетов поступают на тактовый вход АЦП 1, обеспечивая преобразование входного аналогового видеосигнала в восьмиразрядные цифровые отсчеты, и на тактовый вход входного регистра 2, обеспечивая запись очередного цифрового отсчета на вход этого регистра с одновременным сдвигом на один разряд ранее записанных в нем отсчетов. Таким образом во входном регистре 2 накапливается группа из восьми отсчетов.

Через каждые восемь СИ отсчетов первый счетчик 11 выдает на своем выходе импульс (фиг. 5в), который поступает на тактовый вход входного

буферного регистра 3 и переписывает в него группу восьми отсчетов из входного регистра 2. Одновременно этот импульс поступает на первый вход триггера 17 в качестве сигнала требования процесса записи входного видеосигнала и устанавливает его в единичное состояние, после чего снова повторяется процесс накопления группы из восьми отсчетов во входном регистре 2. Формирователь 22 сигналов приоритета в начале цикла обращения к узлу 7 памяти, следующего по времени после момента установления триггера в единичное состояние, производит анализ состояний триггеров 17–19. Если к началу этого цикла обращения отсутствует требование с более высоким приоритетом, чем у требования процесса записи входного видеосигнала (т.е. требование процесса считывания), то данный цикл обращения отдается для выполнения процесса записи. Если же к началу данного цикла обращения наряду с требованием записи присутствует и требование считывания с более высоким приоритетом (на триггере 18), то требование записи выполняется в цикле обращения, следующим после данного. На временной диаграмме (фиг. 5) изображен последний случай.

Процесс записи группы отсчетов входного видеосигнала в цикле обращения к узлу 7 памяти выполняется следующим образом.

Состояния триггеров 17–19 сигналом начала цикла обращения (фиг. 4а), поступающим на первый вход формирователя 22, переписываются в триггеры 33–35 (при этом триггер 18 требования процесса считывания находится в нулевом состоянии, иначе в данном цикле будет выполняться процесс считывания). После этого формирователь 22 для данной комбинации требований на триггерах 17–19, в которой требование записи имеет самый высокий приоритет, вырабатывает в соответствии с логическими функциями, реализованными в блоке 36 постоянной памяти, управляющие сигналы на своих выходах для процесса записи. На первом и втором выходах формирователя 22 устанавливаются низкие уровни сигналов. Сигнал с четвертого выхода формирователя 22 поступает на тактовый вход дополнительного коммутатора 4 и переключает

чает его в режим соединения группового информационного входа регистра 6 перезаписи с групповым выходом входного буферного регистра 3. Сигнал с третьего выхода формирователя 22 поступает на соответствующий вход узла 7 памяти и переключает его в режим записи. Оба сигнала с четвертого и третьего выходов формирователя 22 поступают на первый и второй тактовые входы коммутатора 15 адресов и переключает его в режим соединения группового выхода первого блока 23 постоянной памяти с вторым групповым входом узла 7 памяти, что обеспечивает подачу на адресные входы последнего адреса записи группы отсчетов входного видеосигнала.

На первом и четвертом выходах блока 36 постоянной памяти устанавливаются высокие уровни сигналов, которые приоткрывают элементы И 37 и 40. Через элемент И 37 проходит тактовый импульс начала обращения (фиг. 4б) на второй выход формирователя 22, с которого он поступает на тактовый вход регистра 6 перезаписи и переписывает в него группу отсчетов из входного буферного регистра 3. Сразу после этого начинается запись отсчетов из регистра 6 перезаписи в восемь параллельных каналов узла 7 памяти.

Состояния входного буферного регистра 3 и регистра 6 перезаписи показаны на фиг. 5г, д соответственно. Верхний уровень соответствует состоянию хранения информации регистрами, нижний уровень - безразличному состоянию. На фиг. 5е показаны следующие последовательно друг за другом циклы/обращения к узлу 7 памяти. Временная диаграмма изображена для случая, когда частоты поступления требований процесса записи (фиг. 5в) и требований процесса считывания (фиг. 5и) принимают значения, равные величине, обратной удвоенному периоду цикла обращения. Входной буферный регистр 3 должен хранить информацию в промежутке между поступлением требования процесса записи и перезаписью ее в регистр 6 перезаписи (фиг. 5г), а регистр 6 перезаписи должен хранить информацию в течение всего цикла обращения, который отведен для процесса записи (фиг. 5д).

На временной диаграмме показан случай, когда требования процессов записи и считывания поступают в течение одного цикла обращения, поэтому требование процесса записи выполняется в цикле обращения, следующем после ближайшего к нему.

При записи отсчетов из регистра 6 перезаписи в узел 7 памяти сигнал смены разрядов адреса (фиг. 4е), поступающий на третий тактовый вход коммутатора 15 адресов, обеспечивает последовательную подачу на второй групповой вход узла 7 памяти восьми старших и восьми младших разрядов шестнадцатиразрядного адреса с выхода первого блока 23 постоянной памяти, а сигналы синхронизации, поступающие на первый групповой вход узла 7 памяти, обеспечивают стробирование младших и старших разрядов адреса.

После окончания записи информации в узел 7 памяти в конце цикла обращения через приоткрытый элемент И 40 проходит тактовый импульс конца обращения (фиг. 4д), который через пятый выход формирователя 22 проходит на тактовый вход второго счетчика 12 и увеличивает его состояние на единицу, устанавливая на выходе первого блока 23 постоянной памяти тем самым новый адрес для записи следующей группы отсчетов в следующем цикле записи. Последовательное состояние второго счетчика 12 показано на фиг. 5ж, где  $n$  - номер самой последней группы из восьми отсчетов в активной части кадра. Этот же тактовый импульс конца обращения поступает на второй вход триггера 17 и сбрасывает его в нуль, что означает выполнение требования процесса записи входного видеосигнала. После этого триггер 17 готов зафиксировать следующее требование процесса записи, которое появится после накопления следующей группы из восьми отсчетов входного видеосигнала во входном регистре 2.

В режиме записи входного видеосигнала элементы И 38 и 39 заперты низкими уровнями сигналов на втором и третьем выходах блока 36 постоянной памяти, поэтому на первом и шестом выходах формирователя 22 сигналов нет.

Описанный процесс записи повторяется для каждой группы из восьми от-



счетов входного видеосигнала в течение всей активной части кадра.

В процессе вывода из входного видеосигнала передаваемой в нём дополнительной информации, которая может занимать одну или несколько строк, на девятый внешний вход поступает от генератора СИ входного видеосигнала импульс начала передачи дополнительной информации. На десятый внешний вход поступает от того же генератора импульс конца передачи дополнительной информации. Дополнительная информация передается во входном видеосигнале во временном промежутке между моментами поступления этих импульсов.

В случае отсутствия дополнительной информации во входном видеосигнале четвертый триггер 20 имеет на выходе нулевое состояние и первый блок 23 постоянной памяти выдает последовательность адресов записи входного видеосигнала в адресном пространстве телевизионного кадра узла 7 памяти.

В случае передачи дополнительной информации во входном видеосигнале импульс начала передачи дополнительной информации поступает с девятого внешнего входа на первый вход четвертого триггера 20, переводит его в единичное состояние, сигнал с его выхода поступает на старший адресный разряд первого блока 23 постоянной памяти и переключает его адресное пространство, которое начинает выдавать последовательность адресов записи в адресном пространстве хранения дополнительной информации узла 7 памяти синхронно с изменением состояний на выходе счетчика 12, куда и записывается поступающая дополнительная информация.

В момент окончания передачи дополнительной информации импульс конца передачи дополнительной информации поступает с десятого внешнего входа на второй вход четвертого триггера 20, возвращает его в нулевое состояние, тем самым производится обратное переключение адресного пространства для дальнейшей записи входного видеосигнала в адресное пространство телевизионного кадра.

Возможно выделение дополнительной информации как из строк кадрового гасящего импульса, так и из строк

активной части кадра. В случае передачи дополнительной информации в строках активной части кадра при воспроизведении записанного в узле 7 памяти телевизионного кадра в тех строках, в которых в текущем кадре видеoinформация была потеряна вследствие передачи в этих строках дополнительной информации, воспроизводится видеoinформация из соответствующих строк предыдущего по времени кадра, ранее записанного в узле 7 памяти. Это гарантирует хорошее качество восстановленного изображения вследствие сильной корреляций между собой соседних по времени ТВ-кадров. После того, как выделенная дополнительная информация запишется в узле 7 памяти, она извлекается оттуда в режиме прямого доступа по считыванию от внешнего устройства.

В процессе считывания выходного видеосигнала кадровый СИ (фиг. 5з) поступает от генератора синхроимпульсов выходной развертки с четвертого внешнего входа на синхровходы третьего и четвертого счетчиков 13 и 14 и устанавливает их в нулевое состояние. В момент окончания кадрового СИ, которое опережает начало активной части кадра выходного видеосигнала на шестнадцать периодов СИ отсчетов выходного видеосигнала (фиг. 5з, л), третий счетчик 13 начинает считать по модулю восемь синхроимпульсы отсчетов, поступающие на его тактовый вход с пятого внешнего входа от того же генератора. После поступления первых восьми СИ отсчетов сигнал с выхода счетчика 13 поступает на первый вход триггера 18 в качестве сигнала требования процесса считывания выходного видеосигнала и устанавливает его в единичное состояние. Поскольку требование процесса считывания обладает наивысшим приоритетом, то формирователь 22 в ближайшем цикле обращения к узлу 7 памяти начинает считывание из него группы отсчетов выходного видеосигнала.

В начале цикла обращения сигналом начала цикла состояния триггеров 17-19 переписываются в триггеры 33-35, после чего на выходы формирователя 22 подаются управляющие сигналы, задающие режим считывания из узла 7 памяти отсчетов выходного видеосигнала. На третьем и четвертом выходах

формирователя 22 устанавливаются низкий (нулевой) и высокий (единичный) уровни сигналов соответственно. Сигнал с третьего выхода поступает на пятый тактовый вход узла 7 памяти и переключает его в режим считывания, сигналы с третьего и четвертого выходов формирователя 22 поступают на первый и второй входы коммутатора 15 адресов и переключают его в режим соединения группового выхода второго блока 24 постоянной памяти с вторым групповым входом узла 7 памяти, что обеспечивает подачу на адресные входы последнего адреса считывания группы отсчетов выходного видеосигнала.

После завершения считывания восьми отсчетов из узла 7 памяти, при котором сигнал смены разрядов адреса, поступающий на третий тактовый вход коммутатора 15 адресов, и синхросигналы, поступающие на первый групповой вход узла 7 памяти, выполняют ту же функцию, что и при выполнении цикла записи, тактовый импульс конца обращения (фиг. 4д) проходит через элемент И 38, который приоткрыт высоким уровнем сигнала на втором выходе блока 36 постоянной памяти, на первый выход формирователя 22. С этого выхода тактовый импульс конца обращения поступает на тактовый вход выходного буферного регистра 8 и записывает в него восемь отсчетов, считанных из узла 7 памяти. Этот же импульс поступает на тактовый вход четвертого счетчика 14 и увеличивает его состояние на единицу, устанавливая тем самым на выходе второго блока 24 постоянной памяти новый адрес для считывания следующей группы отсчетов в следующем цикле считывания. Одновременно этот же импульс поступает на второй вход триггера 18 и сбрасывает его в нуль, что означает выполнение требования процесса считывания.

После того, как счетчик 13 отсчитывает вторые восемь СИ отсчетов, следующих по окончании кадрового СИ, импульс с выхода счетчика 13 снова устанавливает триггер 18 в единичное состояние для считывания следующей группы отсчетов. Одновременно в выходной регистр 9 переписываются параллельно восемь отсчетов из выходного буферного регистра 8, после чего синхронно с СИ отсчетов, поступающими на первый тактовый вход регистра 9 и ЦАП 10, эти отсчеты последователь-

но выдвигаются из выходного регистра 9 и преобразовываются в аналоговый видеосигнал.

К моменту, когда последний восьмой отсчет выдвинется из выходного регистра 9, в выходном буферном регистре 8 хранится группа следующих восьми отсчетов, считанных из узла 7 памяти, которая переписывается в выходной регистр 9 после выхода из него последнего восьмого отсчета. Таким образом обеспечивается непрерывная последовательность видеосигнала на выходе ЦАП 10.

Последовательность сигналов с выхода третьего счетчика 13 показана на фиг. 5и. Выходной буферный регистр 8 хранит группу отсчетов между моментами окончания цикла считывания и начала развертки этой группы отсчетов в выходном регистре 9 (фиг. 5к, л). Последовательность состояний счетчика 14 показана на фиг. 5м, где  $n$  — номер самой последней группы отсчетов в активной части кадра выходного видеосигнала.

В процессе ввода дополнительной информации в выходной видеосигнал кадровый СИ поступает с четвертого внешнего входа на синхровход пятого счетчика 27 и на первый вход пятого триггера 26, который представляет собой R-вход, и устанавливает их в нулевое состояние.

На втором групповом входе блока 25 сравнения с двенадцатым внешним входом устанавливается номер строки видеосигнала, в которую необходимо ввести дополнительную информацию. Выход блока 25 сравнения соединен с информационным входом триггера 26, представляющим собой D-вход. Тактовый вход пятого счетчика 17 соединен с тактовым входом пятого триггера 26. После окончания кадрового СИ пятый счетчик 27 начинает считать строчные СИ, поступающие с одиннадцатого внешнего входа, изменяя свое состояние в момент фронта строчного СИ. На выходе пятого счетчика 27 устанавливается номер текущей строки выходного видеосигнала, который поступает на первый групповой вход блока 25 сравнения.

Блок 25 сравнения сравнивает номер текущей строки с установленным на его втором входе. Если они не равны, то на выходе блока 25 сравнения — нуль,



который спадом строчного СИ, поступившим на тактовый вход триггера 26, перезаписывается в него, т.е. на выходе триггера 26 остается прежнее, нулевое состояние. Когда после прихода очередного фронта строчного СИ номер текущей строки на выходе счетчика 27 станет равным установленному на двенадцатом внешнем входе, на выходе блока 25 сравнения устанавливается единица, которая спадом строчного СИ переписывается в триггер 26. Это единичное состояние на выходе триггера 26 удерживается до конца текущей строки.

Единичный сигнал с выхода триггера 26 поступает на тактовый вход второго блока 24 постоянной памяти, представляющий собой старший адресный разряд, и переключает его адресное пространство, в результате чего оно начинает выдавать последовательность адресов считывания в адресном пространстве хранения дополнительной информации узла 7 памяти синхронно с изменением состояний на выходе счетчика 14, откуда считывается дополнительная информация, записанная туда ранее в режиме прямого доступа по за-

Считываемая дополнительная информация поступает по той же цепи, что и считываемый выходной видеосигнал, на выход ЦАП 10. Таким образом производится ввод дополнительной информации в заданную строку выходного видеосигнала.

После окончания заданной текущей строки на выходе блока 25 сравнения устанавливается ноль, триггер 26 возвращается в нулевое состояние, второй блок 24 постоянной памяти переключается обратно и продолжает выдавать последовательность адресов считывания выходного видеосигнала.

Процесс прямого доступа в узел 7 памяти осуществляется в двух режимах: доступ по записи и доступ по считыванию.

При появлении необходимости прямого доступа в узел памяти от внешнего устройства с седьмого внешнего входа поступает импульс требования (ТРБ ПД) на первый вход триггера 19 и устанавливает его в единичное состояние. С шестого внешнего входа на четвертый вход формирователя 22 сигналов приоритета поступает сигнал,

определяющий своим уровнем режим прямого доступа по записи или по считыванию (Зп/Сч).

Требование процесса прямого доступа имеет самый низкий приоритет, поэтому оно выполняется в том цикле обращения к узлу 7 памяти, к началу которого отсутствуют требования других процессов, т.е. к началу которого триггеры 17 и 18 находятся в нулевом состоянии. Для включения процесса прямого доступа формирователь 22 в начале цикла обращения устанавливает на своих третьем и четвертом выходах сигналы, переключающие коммутатор 15 адресов в режим соединения второго группового входа узла 7 памяти с восьмым внешним входом, на котором устанавливается адрес, по которому необходимо произвести обращение процесса прямого доступа (Адрес ПД). Дополнительный коммутатор 4 сигналом с четвертого выхода формирователя 22 устанавливается в режим соединения группового информационного входа регистра 6 перезаписи с тринадцатым внешним входом, на котором устанавливается информация, записываемая в режиме прямого доступа по записи.

Сигнал с третьего выхода формирователя 22 поступает на тактовый вход узла 7 памяти и устанавливает его, в зависимости от сигнала на шестом внешнем входе, либо в режим считывания, либо в режим записи.

Сигнал смены разрядов адреса, поступающий на третий вход коммутатора 15 адресов, и синхросигналы, поступающие на первый групповой вход узла 7 памяти, выполняют ту же функцию, что и в описанных процессах.

В случае, если выполняется процесс прямого доступа в режиме записи, тактовый импульс начала обращения с второго выхода формирователя 22 поступает на тактовый вход регистра 6 перезаписи и записывает в него информацию, установленную на тринадцатом внешнем входе. Сразу после этого начинается цикл записи в узел 7 памяти.

В случае, если выполняется процесс прямого доступа в режиме считывания, в узле 7 памяти выполняется цикл считывания, после чего считанная информация поступает на третий внешний выход.

В конце цикла обращения тактовый импульс конца цикла обращения поступает с шестого выхода формирователя 22 на второй вход триггера 19, сбрасывая его в нулевое состояние, а также на второй внешний выход (Сброс ПД), что означает выполнение требования процесса прямого доступа.

Таким образом, преобразователь телевизионных стандартов позволяет: сократить затраты на разработку нестандартных телевизионных систем путем использования в них узлов стандартных телевизионных систем, подключаемых через этот преобразователь; сократить затраты на разработку телевизионных систем путем совмещения функций преобразования параметров ТВ-кадра и функций ввода-вывода дополнительной информации; сократить полосу канала, требуемую для передачи ТВ-сигнала; улучшить качество субъективного восприятия изображения после выделения дополнительной информации из строки активной части кадра путем восстановления в этой строке видеoinформации из одноименной строки предыдущего кадра.

#### Ф о р м у л а и з о б р е т е н и я

1. Преобразователь телевизионных стандартов, содержащий последовательно соединенные аналого-цифровой преобразователь (АЦП), входной регистр и входной буферный регистр, а также последовательно соединенные блок памяти и цифроаналоговый преобразователь (ЦАП), первый счетчик, второй счетчик, коммутатор адресов, третий счетчик, блок управления, первый и второй триггеры и блок сравнения, при этом информационный вход АЦП является первым входом преобразователя телевизионных стандартов, информационный выход ЦАП - первым выходом преобразователя телевизионных стандартов, тактовый вход первого счетчика соединен с тактовыми входами АЦП и входного регистра и является вторым входом преобразователя телевизионных стандартов, синхровход первого счетчика соединен с синхровходом второго счетчика и является третьим входом преобразователя телевизионных стандартов, синхровход третьего счетчика - четвертым входом преобразователя телевизионных стандартов,

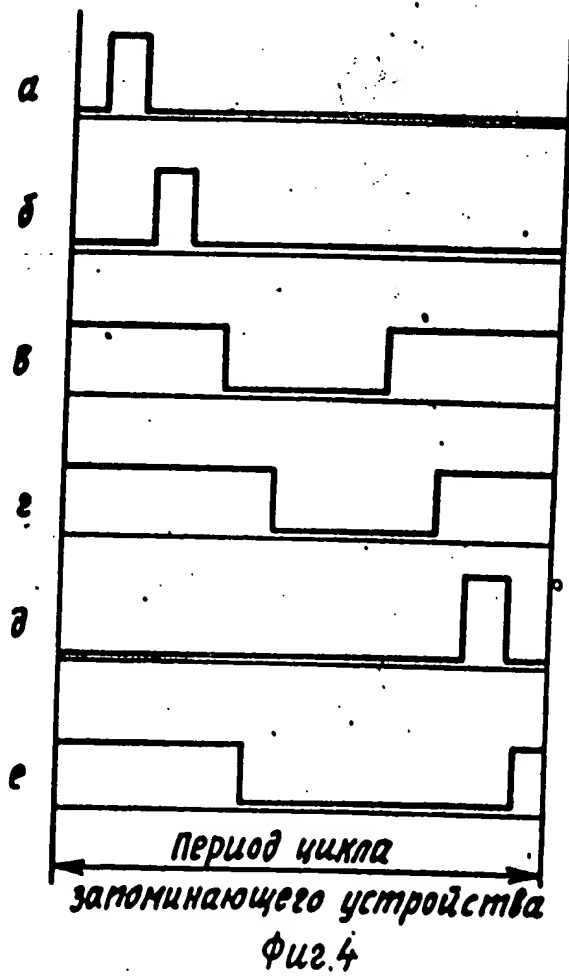
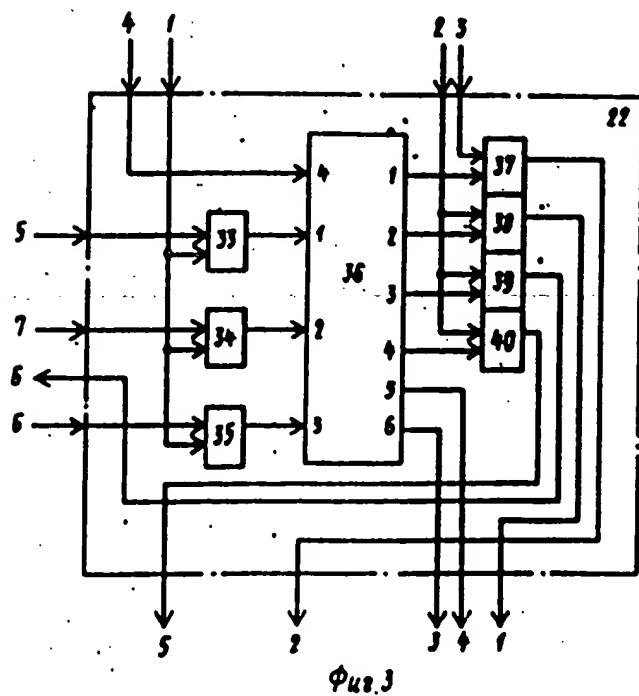
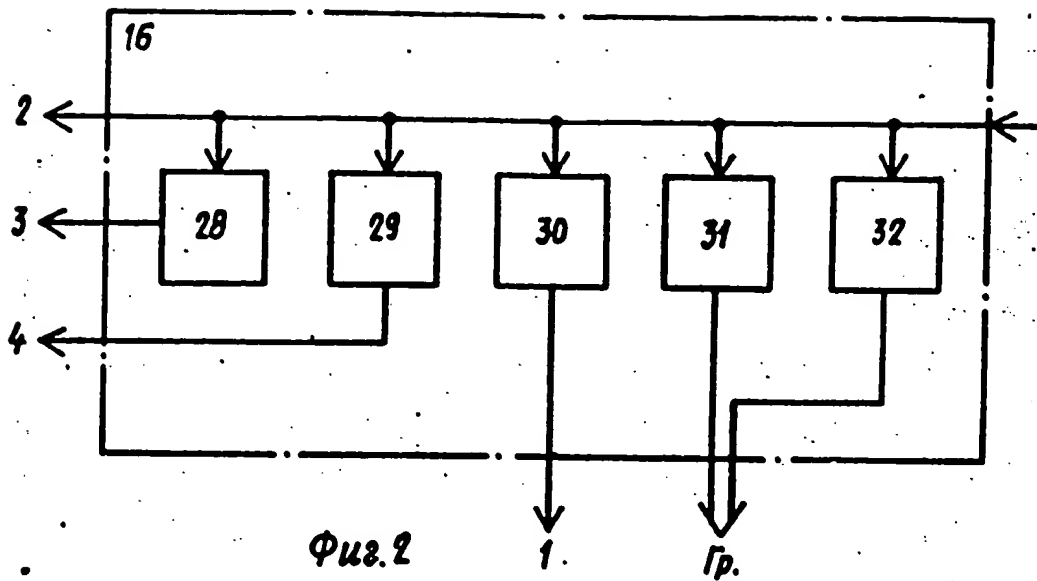
тактовый вход третьего счетчика соединен с тактовым входом ЦАП и первым тактовым входом блока памяти и является пятым входом преобразователя телевизионных стандартов, групповой выход блока управления соединен с первым групповым входом блока памяти, групповой выход коммутатора адресов - с вторым групповым входом блока памяти, выход третьего счетчика - с вторым тактовым входом блока памяти, выход первого счетчика - с синхровходами первого триггера и входного буферного регистра, о т л и ч а ю щ и й с я тем, что, с целью увеличения рабочего диапазона частот входной и выходной разверток преобразуемых телевизионных сигналов за счет устранения зависимости верхней границы рабочего диапазона входной развертки от мгновенной частоты выходной развертки, введены три триггера, формирователь сигналов приоритета, два счетчика, два блока постоянной памяти, генератор импульсов и дополнительный коммутатор, при этом групповой выход входного буферного регистра через дополнительный коммутатор соединен с третьим групповым входом блока памяти, к третьему тактовому входу которого подключены тактовые входы второго триггера и четвертого счетчика, а также первый выход формирователя сигналов приоритета, второй выход которого соединен с четвертым тактовым входом блока памяти, третий выход формирователя сигналов приоритета соединен с пятым тактовым входом коммутатора адресов, второй тактовый вход которого подключен к тактовому входу дополнительного коммутатора и четвертому выходу формирователя сигналов приоритета, пятый выход формирователя сигналов приоритета соединен с тактовыми входами первого триггера и второго счетчика, первый выход блока управления подключен к третьему тактовому входу коммутатора адресов, второй, третий, и четвертый выходы блока управления соединены соответственно с первым, вторым и третьим входами формирователя сигналов приоритета, четвертый вход которого является шестым входом преобразователя телевизионных стандартов, вход блока управления соединен с выходом генератора импульсов, пятый вход формирователя сигналов

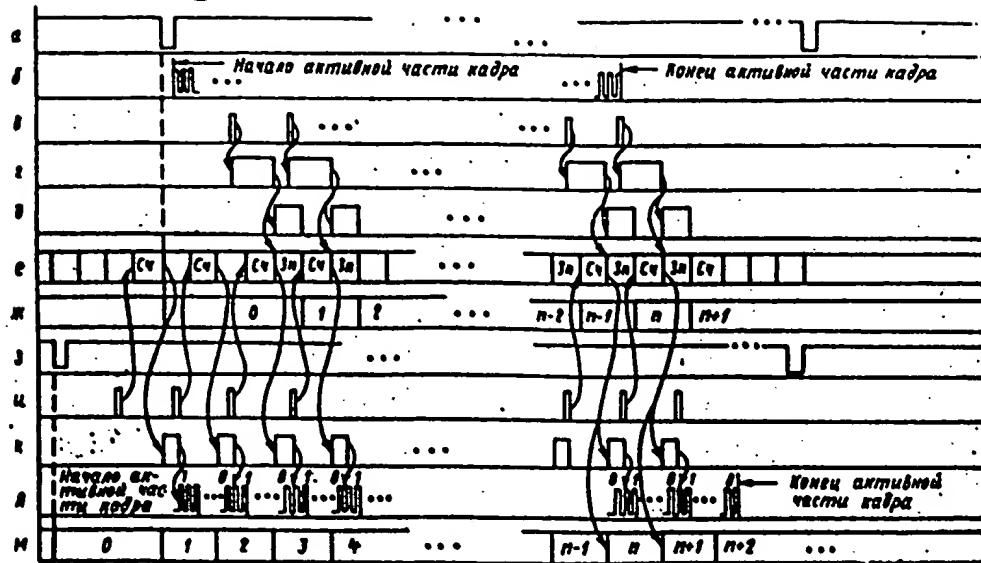
приоритета подключен к выходу первого триггера, шестой вход - к выходу третьего триггера, первый вход которого является седьмым входом преобразователя телевизионных стандартов, а второй вход третьего триггера соединен с шестым выходом формирователя сигналов приоритета и является вторым выходом преобразователя телевизионных стандартов, седьмой вход формирователя сигналов приоритета подключен к выходу второго триггера, групповой выход второго счетчика соединен через первый блок постоянной памяти с первым групповым входом коммутатора адресов, второй групповой вход которого является восьмым входом преобразователя телевизионных стандартов, тактовый вход первого блока постоянной памяти соединен с выходом четвертого триггера, первый и второй входы которого являются соответственно девятым и десятым входами преобразователя телевизионных стандартов, синхровход пятого триггера соединен с синхровходом третьего, четвертого и пятого счетчиков, тактовый вход пятого счетчика соединен с тактовым входом пятого триггера и является одиннадцатым входом преобразователя телевизионных стандартов, групповой выход пятого счетчика соединен с первым групповым входом блока сравнения, второй групповой вход которого является двенадцатым входом преобразователя телевизионных стандартов, выход блока сравнения через пятый триггер соединен с тактовым входом второго блока постоянной памяти, групповой вход которого соединен с групповым выходом четвертого счетчика, а групповой выход второго блока постоянной памяти подключен к третьему групповому входу коммутатора адресов, причем выход третьего счетчика соединен с синхровходом второго триггера, второй групповой вход дополнительного коммутатора является тринадцатым входом преобразователя телевизионных стандартов, а второй групповой выход блока памяти - третьим выходом преобразователя телевизионных стандартов.

2. Преобразователь по п. 1, отличающийся тем, что блок управления содержит две линии задержки и три ждущих мультивибратора, входы которых соединены между собой и являются внешним входом и вторым внешним выходом блока управления, выходы первой и второй линии задержки являются соответственно третьим и четвертым внешними выходами блока управления, выход первого ждущего мультивибратора является первым внешним выходом блока управления, а выходы второго и третьего ждущих мультивибраторов - групповым выходом блока управления.

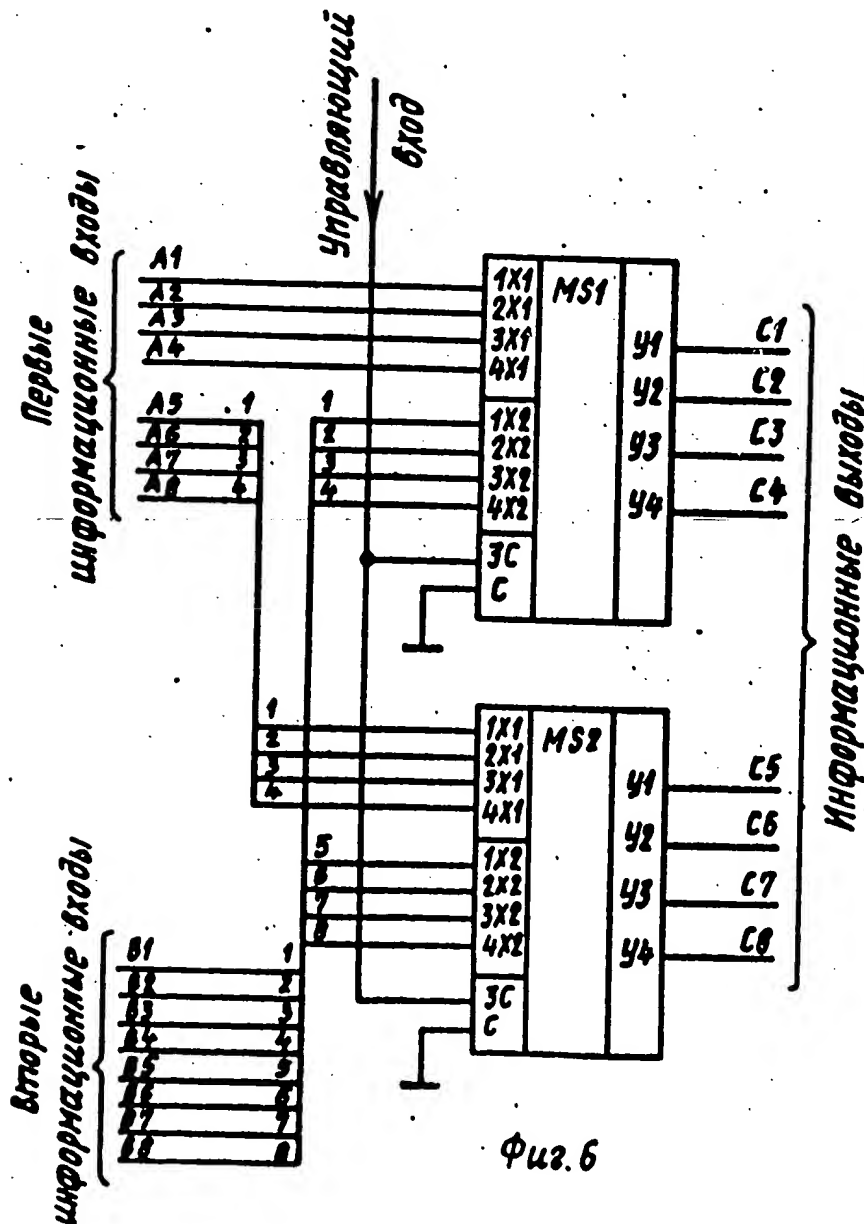
3. Преобразователь по п. 1, отличающийся тем, что формирователь сигналов приоритета содержит три триггера, блок постоянной памяти и четыре элемента И, при этом первые входы первого, второго и третьего триггеров являются пятым, седьмым и шестым внешними входами формирователя сигналов приоритета соответственно, вторые их входы соединены между собой и являются первым внешним входом формирователя сигналов приоритета, выходы первого, второго и третьего триггеров подключены соответственно к первому, второму и третьему входам блока постоянной памяти, четвертый вход которого является четвертым внешним входом формирователя сигналов приоритета, с первого по четвертый выходы блока постоянной памяти соединены соответственно с первыми входами с первого по четвертый элементов И, выходы которых являются соответственно вторым, первым, шестым и пятым внешними выходами формирователя сигналов приоритета, второй вход первого элемента И является третьим внешним входом формирователя сигналов приоритета, вторые входы второго, третьего и четвертого элементов И соединены между собой и являются вторым внешним входом формирователя сигналов приоритета, пятый и шестой выходы блока постоянной памяти - соответственно четвертым и третьим внешними выходами формирователя сигналов приоритета.





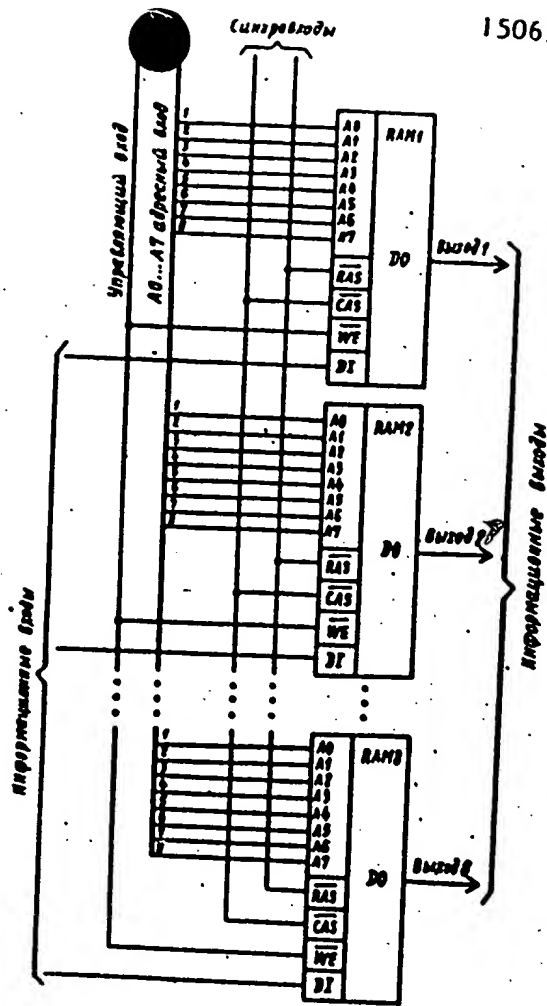


Фиг. 5

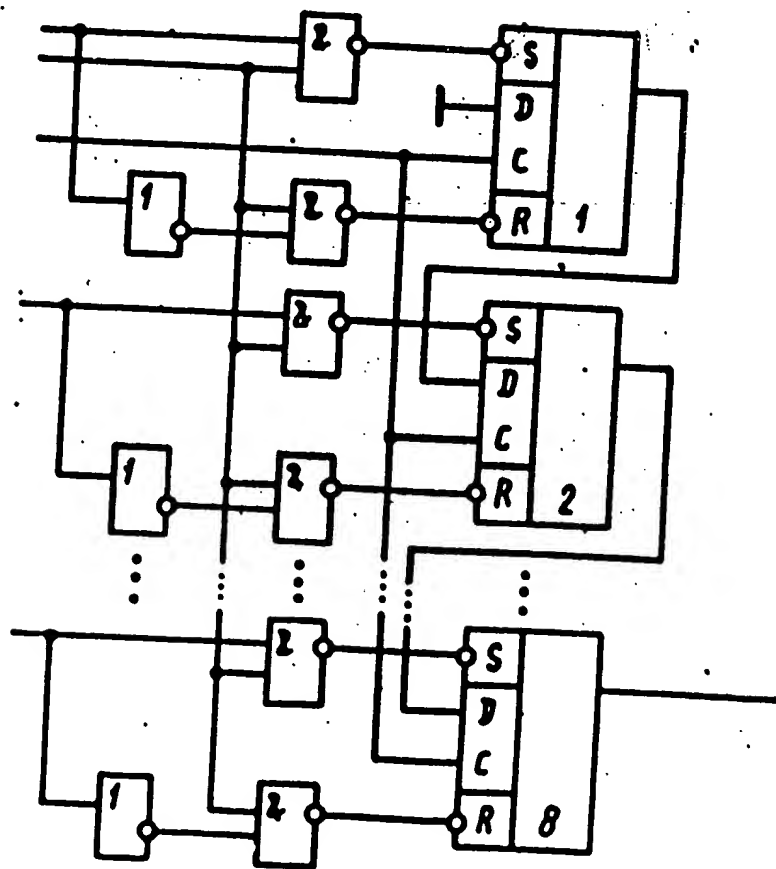


Фиг. 6



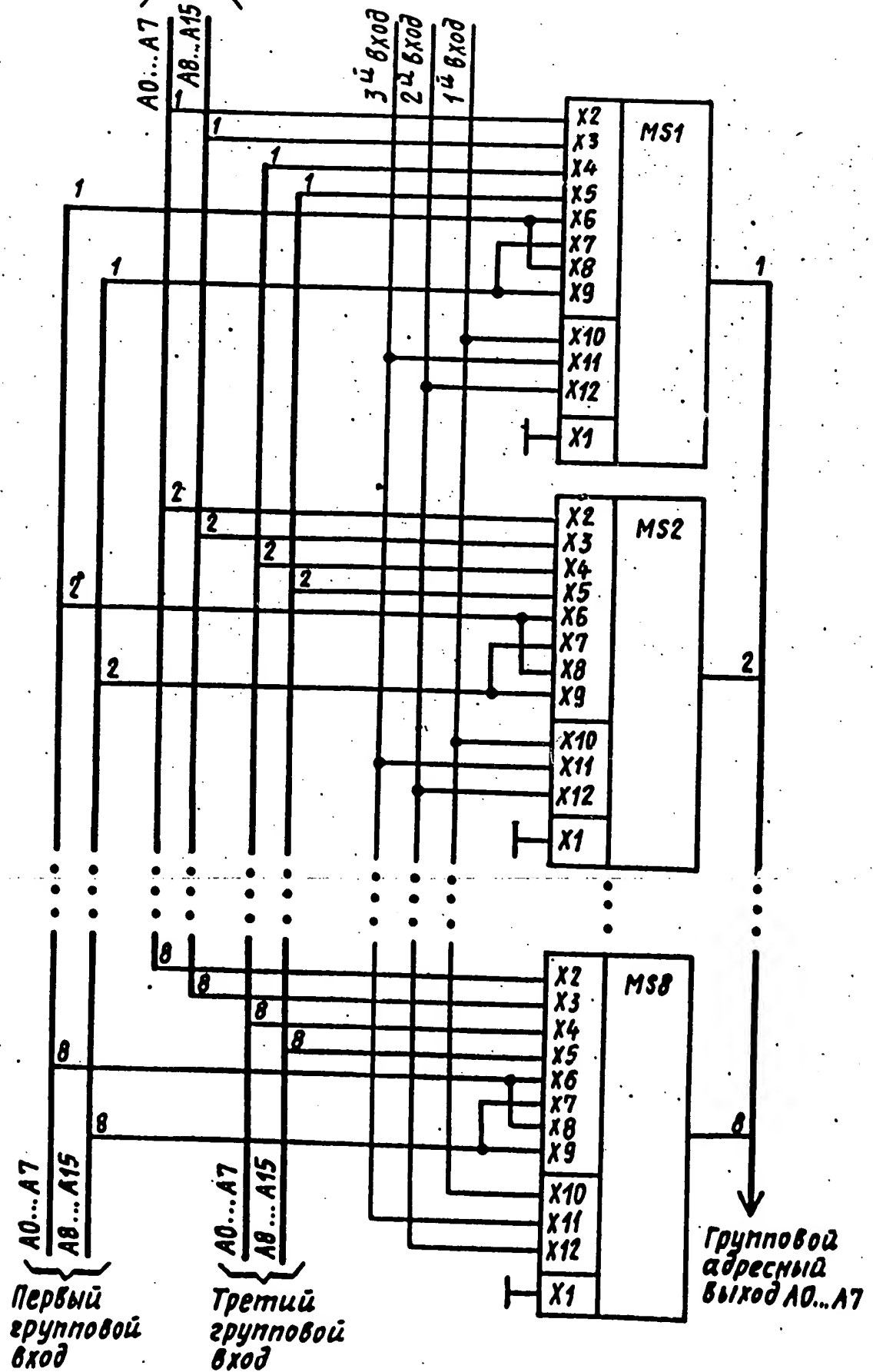


Фиг. 7

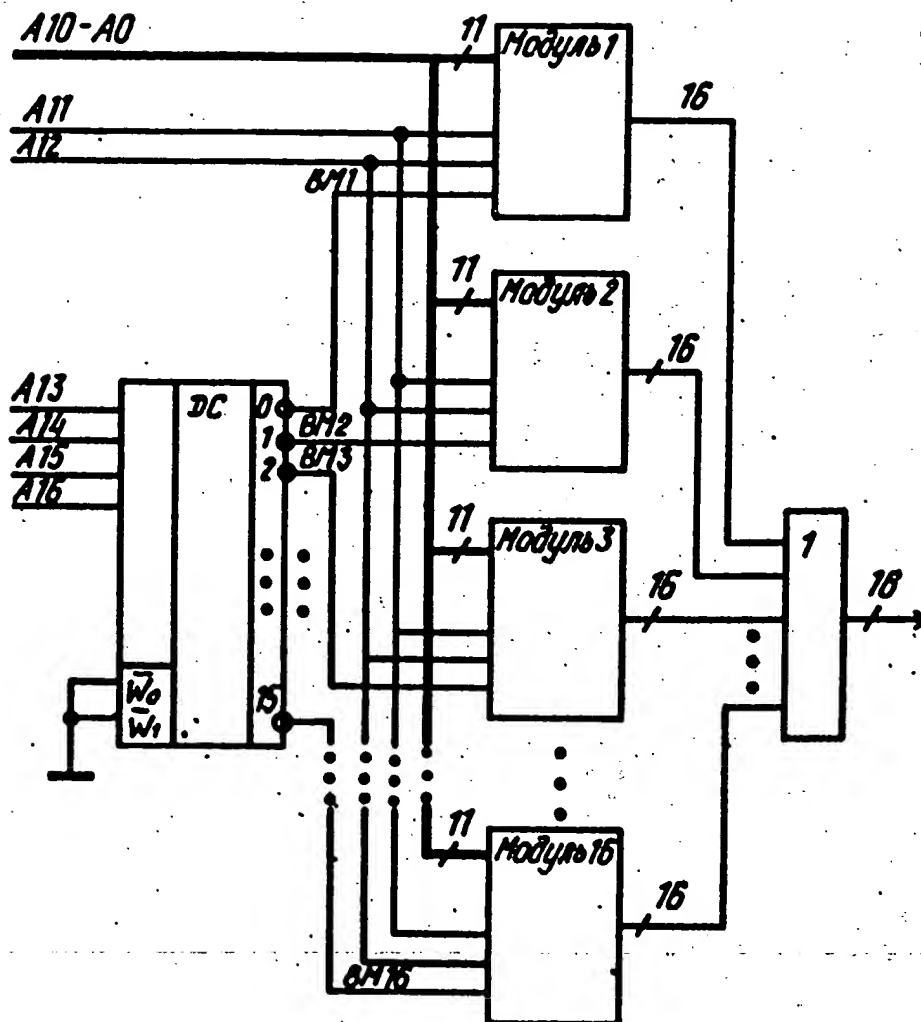


Фиг. 8

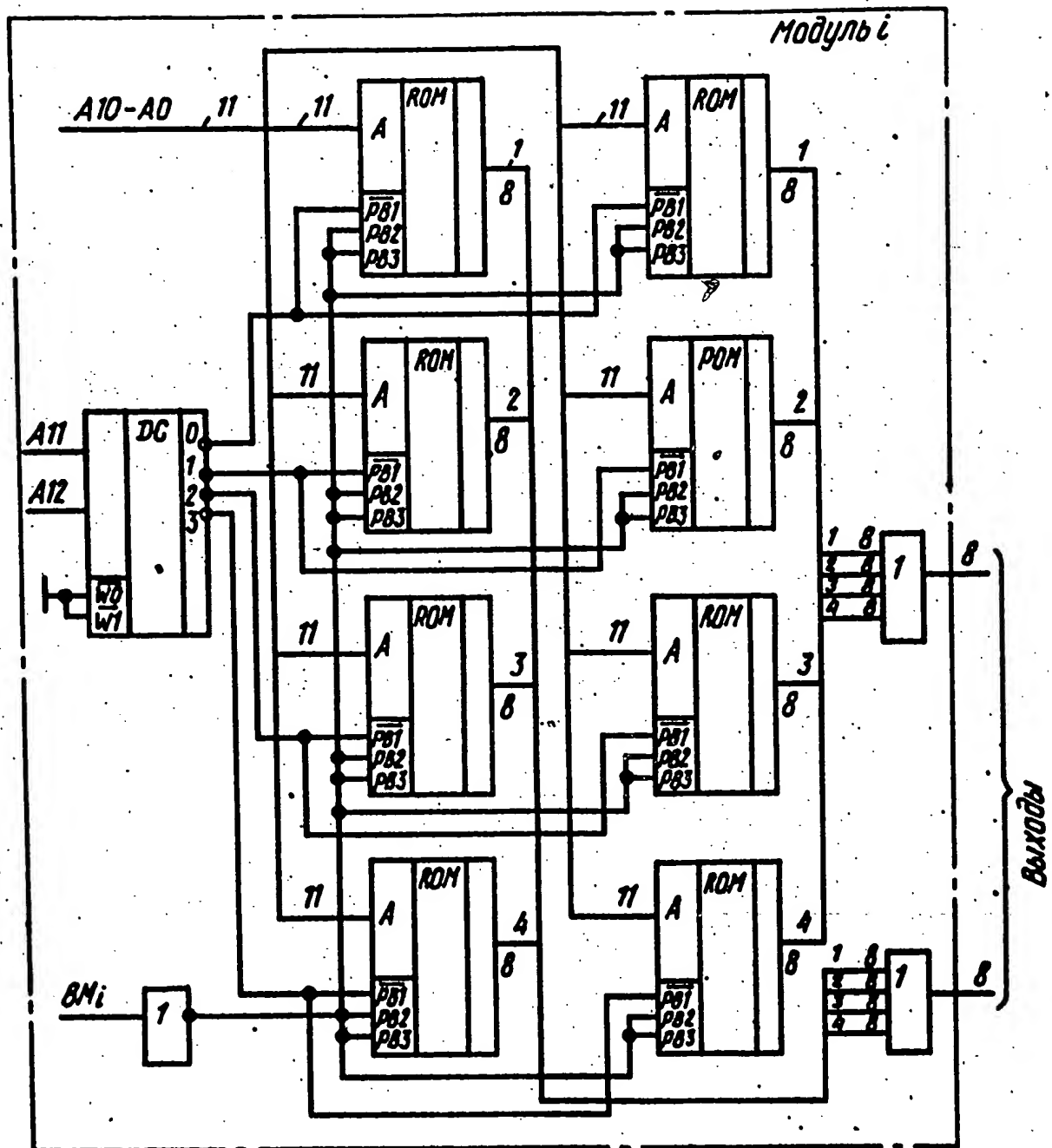
Второй  
групповой вход



Фиг.9



Фиг. 10



Фиг. 11

Редактор О. Юрковецкая	Составитель О. Канатчикова Техред М. Ходанич	Корректор В. Кабацкий
Заказ 5449/57	Тираж 626	Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР  
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: \_\_\_\_\_**

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**